



智能数字信号处理器及其解决方案提供商

BY320RV0025 开发板 (PromoteBoard) 使用指南

版本V1.0

青岛本原微电子有限公司

Copyright © 2026 Qingdao Benyuan Microelectronics Co., Ltd.

摘要

PromoteBoard-BY320RV0025 是一款适用于中科本原 BY320RV0025 实时微控制器的开发板。它围绕 BY320RV0025 实时 MCU 而设计，并突出了控制、模拟和通信外设以及集成式非易失性存储器。该开发板还具有两个独立的 BoosterPack XL 扩展连接器（80引脚）、一个板载控制器局域网（CAN）收发器、两个 5V 编码器接口 (eQEP)连接器、一个 FSI 连接器，SCIA 连接器，JLINK 接口连接器以及 TYPE-C 接口。

图1-1重点介绍了 PromoteBoard-BY320RV0025 的主要特性。

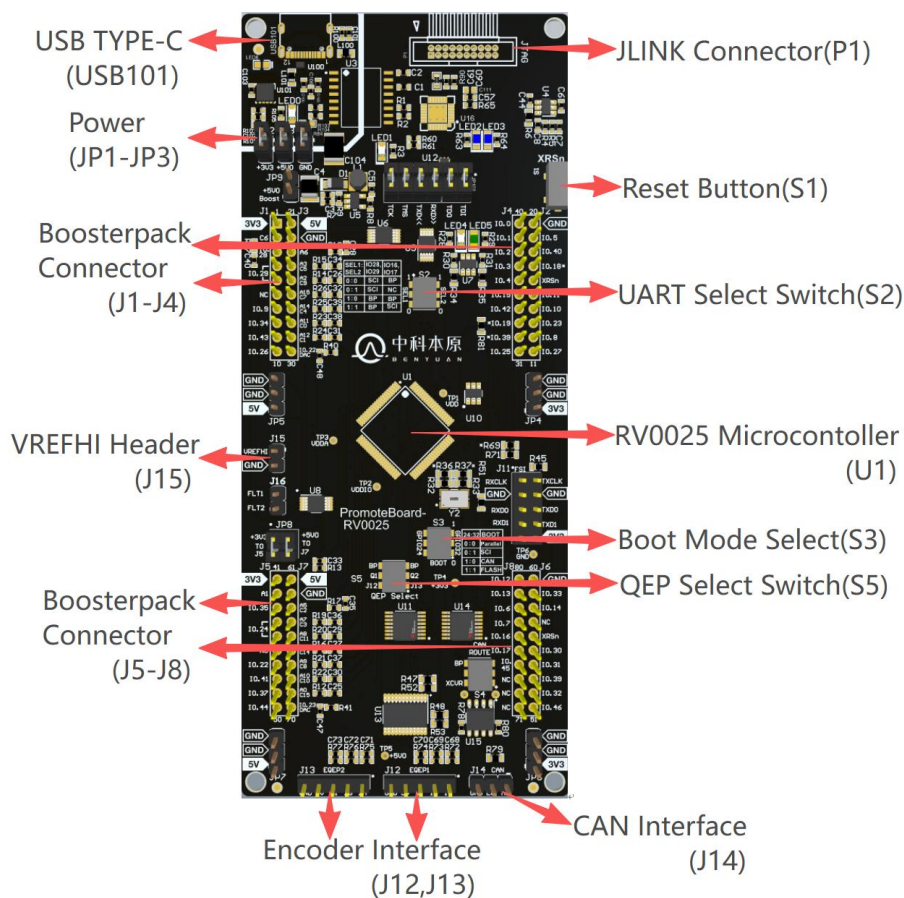


图1-1.PromoteBoard-BY320RV0025 电路板概述

目 录

1 BY320RV0025 开发板概述	3
1.1 套件内容	3
1.2 特性	3
1.3 规格	3
1.4 开发板实物图	5
1.5 开发板引出端口描述	6
2 硬件描述	7
2.1 微控制器	7
2.2 LED	7
2.3 编码器连接器	8
2.4 FSI 接口	8
2.5 CAN	8
2.6 CLB	8
2.7 引导模式	8
2.8 BoosterPack 接头	9
2.9 模拟电压基准接头	9
2.10 其他接头和跳线	9
2.10.1 USB 隔离模块	10
2.10.2 BoosterPack 站点 2 电源隔离	10
2.10.3 备用电源	10
2.10.4 升压转换器	10
2.11 调试接口	10
2.12 SCI 转 USB 模块	11
2.13 备选布线	11
2.13.1 概述	11
2.13.2 UART 布线	11
2.13.3 EQEP 布线	12
2.13.4 CAN 布线	12
2.13.5 FSI 布线	13
2.13.6 X1/X2 布线	13
2.13.7 PWM DAC 布线	13
2.13.8 其他GPIO	14
3 软件开发	15
3.1 软件工具	15
3.2 软件使用	15
4 电路板设计	16
4.1 原理图	16
4.2 PCB布局	18
5 修订历史纪录	23

1 BY320RV0025 开发板概述

1.1 套件内容

PromoteBoard-BY320RV0025 开发板套件包含以下物品：

- PromoteBoard-BY320RV0025 开发板
- USB TYPE-C 型插头转 USB-A 型插头电缆
- 快速上手指南

1.2 特性

PromoteBoard-BY320RV0025 具有以下特性：

- C2000 系列 BY320RV0025E-P080A 微控制器：
 - 具有可配置逻辑块（CLB）功能
- 两个由用户控制的 LED
- 一个微控制器复位开关
- 可选的电源域：
 - USB（隔离式）
 - BoosterPack
 - 外部电源
- CAN 连接器和板载 CAN 收发器
- 两个基于增强型正交编码器脉冲（QEP）的独立编码器连接器
- FSI 外设连接器
- SCI 外设连接器
- JTAG 接口连接器
- 两个具有可堆叠接头的独立 BoosterPack XL 标准连接器（80 引脚），用于更大限度地提高通过 BoosterPack 生态系统实现的扩展能力

1.3 规格

表1-2总结了 PromoteBoard-BY320RV0025 规格。

表1-2 PromoteBoard-BY320RV0025 规格

参数	说明
电路板	以下其中一种来源的5V V _{DC} ：

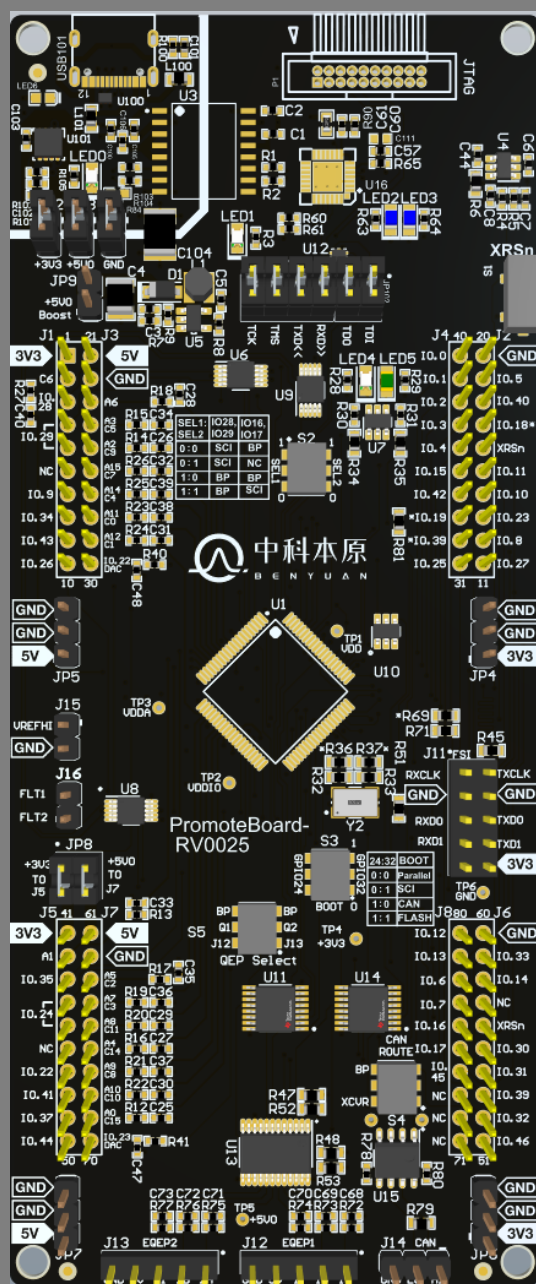
电源电压	• USB 连接器 - 连接到 PC 或其他兼容电源 TYPE-C 电缆。 • BoosterPack 1 • BoosterPack 2 • 辅助电源连接器
调试探针	JLINK 接口
接口	• CAN 连接器和板载 CAN 收发器 • 两个基于增强型正交编码器脉冲(QEP)的独立编码器连接器 • FSI 外设连接器 • 两个具有可堆叠接头的独立 BoosterPack XL 标准连接器（80 引脚），用于更大限度地提高通过 BoosterPack 生态系统实现的扩展能力 • SCIA 外设连接器 • 板载SCI 转 USB模块以及 USB TYPE-C 连接器
尺寸	11.1cm x 5.84cm x 10.8mm
分接功率输出	• 连接到 BoosterPack 的可选 5V V_{DC}，电流受 LMR62421 限制。标称额定值为 2.1A。电路板输入电源限制可能适用。 • 连接到 BoosterPack 的 3.3V VDC，受 TPS79601 LDO 的输出限制。此 3.3V 层由多个板载组件共享。TPS79601 的总输出功率限制为 1A。

1.4 开发板实物图

微控制器 PromoteBoard-RV0025 开发板实物图

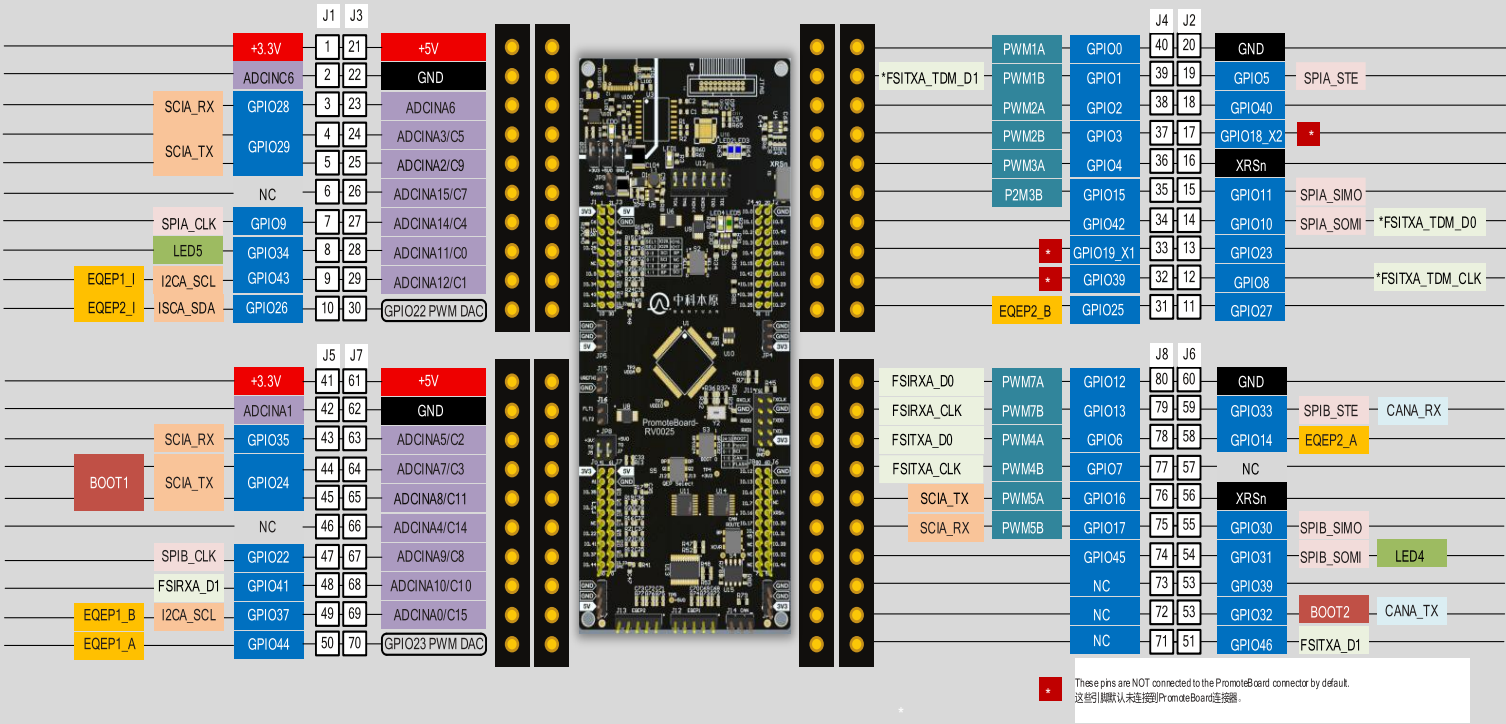
基于 FDM320-RV0025 微控制器的快速原型开发板

产品型号：PromoteBoard-RV0025



1.5 开发板引出端口描述

基于 FDM320-RV0025 微控制器的快速原型开发板引出端口描述
产品型号：PromoteBoard-RV0025



2 硬件描述

PromoteBoard-BY320RV0025 具有一个BY320RV0025 P080A MCU。此MCU 非常适合成本敏感型应用中的先进实时控制系统。通过板载配件和 BoosterPack 连接器向用户提供了大量此类外设。本节介绍了这些外设的工作方式及其与 MCU 的连接。

图2-1显示了 PromoteBoard-BY320RV0025 的简要方框图：

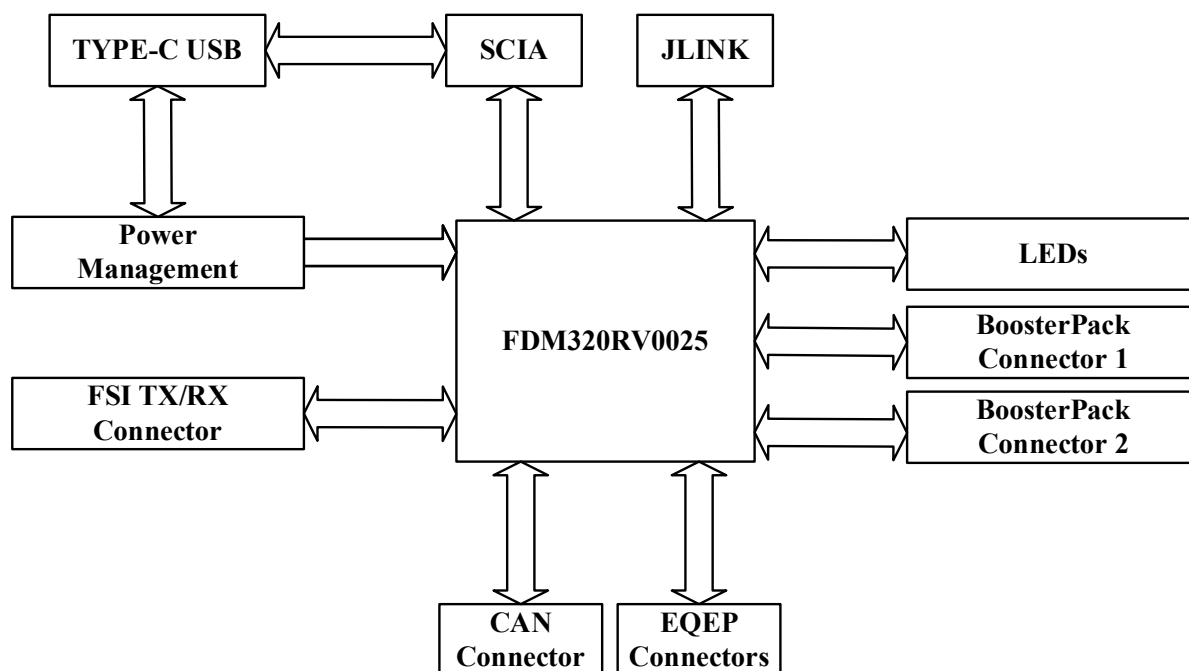


图2-1.PromoteBoard-BY320RV0025 开发套件方框图

2.1 微控制器

BY320RV0025 是一款 32 位浮点微控制器，具有 256KB 闪存和 48KB RAM 并在 150MHz 频率下工作。它包含先进的控制外设、差分模拟和各种通信外设。该器件针对高性能、实时控制应用进行了优化，并提供了一种低成本系统解决方案。

2.2 LED

该电路板上具有两个 LED 电源指示灯：当隔离栅的 USB 侧存在 3.3V 电压时，LED0 会亮起，而当隔离栅的器件侧存在 3.3V 电压时，LED1 会亮起。LED1 指示 BY320RV0025 器件是否已通电。

该电路板上提供了两个用户 LED：LED4 和 LED5。这两个用户 LED 分别连接至 BY320RV0025 的 GPIO31 和 GPIO34。这些信号连接到 SN74LVC2G07DBVR LED 驱动器 IC 并采用低电平有效配置；也就是说，将 GPIO 驱动至低电平时，LED 会亮起；驱动至高电平时，LED 会熄灭。

2.3 编码器连接器

PromoteBoard-BY320RV0025 包含 J12 和 J13 两个接头，这两个接头可用于连接线性或旋转增量编码器。这两个接头采用 5V 信号，信号通过总线收发器 SN74LVC8T245PW 会降压至 3.3V 并连接至 BY320RV0025 MCU。恰当地设置开关 S5 后，这些信号会路由至器件上的 eQEP 模块。每个接头都具有用于每个 eQEP 模块（1 和 2）的 EQEPA、EQEPB 和 EQEPI 信号，以及用于 GND 和 5V 的引脚。

2.4 FSI 接口

BY320RV0025 MCU 具有快速串行接口(FSI)通信外设。FSI 支持稳健的高速通信，旨在增加传输的信息量并降低通过隔离栅进行通信的成本。J11 上提供了 FSI 信号 TXCLK、TXD0、TXD1、RXCLK、RXD0 和 RXD1。此接头设置为在引脚上添加跳线时会将 TX 连接至 RX 通道，从而进行外部环回和评估。此外，该连接器上存在两个 GND 信号，用于以缠绕对形式通过 FSI 连接到外部电路板。连接到此接头的 GPIO 也会通过 0Ω 电阻器路由至 BoosterPack 连接器。

FSI 会以高达 100MHz 的速率进行切换，因此如果到 BoosterPack 接头的走线较长，则反射会导致信号中出现意外噪声。拆下电路内电阻器即可消除这些延长迹线，这种做法将有助于限制噪声或反射。

2.5 CAN

PromoteBoard-BY320RV0025 包含一个通过 J14 连接 CAN 网络的连接器。GPIO32 和 GPIO33 通过板载 CAN 收发器从 BY320RV0025 路由至 J14。开关 S4 用于将 GPIO32 和 GPIO33 路由至 CAN 收发器和连接器或 Boosterpack 接头。

2.6 CLB

可配置逻辑块(CLB)是一组可通过软件互连以实现定制数字逻辑功能或增强现有片上外设的块。CLB 能够通过一组纵横制互连来增强现有外设，这些互连可提供与现有控制外设（例如增强型脉宽调制器(ePWM)、增强型捕捉模块(eCAP)和增强型正交编码器脉冲模块(eQEP)的高度连接性。纵横制使 CLB 能够连接到该器件的其他内部外设信号或外部 GPIO 引脚。这样一来，CLB 便可配置为执行小型逻辑功能来扩充器件外设输入和输出。借助 CLB，原本要使用 FPGA 或 CPLD 等外部逻辑器件实现的功能现在可在 C2000 MCU 内部实现。

2.7 引导模式

LAUNCHXL-BY320RV0025 引导 ROM 包含该器件每次上电或复位时执行的引导加载软件。GPIO24 和 GPIO32 这两个引脚连接至引导选择开关(S3)。默认情况下，这两个引脚都设为高电平(1)，因此该器件将从闪存引导。

表2-1 引导选择

引导模式	GPIO24	GPIO32
并行GPIO引导	0	0
SCI引导/等待模式	0	1
CAN引导	1	0
内存引导	1	1

2.8 BoosterPack 接头

PromoteBoard-BY320RV0025 具有两个完全独立的 BoosterPack XL 连接器。BoosterPack 站点 #1 位于 BY320RV0025 MCU 上方符合 BoosterPack 标准。BoosterPack 站点 #2 位于 BY320RV0025 MCU 下方，也符合 BoosterPack 标准，但引脚上提供的信号较少。为了扩展此 PromoteBoard-BY320RV0025 能为用户提供的功能，某些信号也会路由至电路板上的替代位置。这些备用路线可以通过操作板载开关或通过增加或去掉 0Ω 电阻器来进行选择。

BY320RV0025 MCU 的所有模拟信号（以 ADCIN 表示）都会路由至电路板左侧的 J1/J3 和 J5/J7 BoosterPack 接头。

在靠近相应 BoosterPack 接头的地方，每个 ADC 输入信号都有元件焊盘，用于焊接串联电阻器和并联电容器以构成 RC 滤波器。默认情况下， 0Ω 电阻器会被填充，而电容器不被填充。用户可能希望用特定值来填充这些组件，以滤除到达器件 ADC 输入端的噪声。

2.9 模拟电压基准接头

BY320RV0025 的模拟子系统支持灵活的电压基准源。ADC 模块以 VREFHIx 和 VREFLOx 引脚电压为基准。VREFHIx 可由外部驱动或由内部带隙电压基准生成。可以在接头 J15 上施加一个外部电压来作为 VREFHIx 的外部电压源。请注意，没有针对电压基准的信号调节电路。为了获得良好性能，可能需要一些额外的电路。

2.10 其他接头和跳线

PromoteBoard-BY320RV0025 具有多个跳线，用于为电路板选择不同的电源。此 PromoteBoard-BY320RV0025 还提供了一种将连接的 USB 与器件相隔离的方法，从而能够在更高电压的应用中安全工作并进行调试。

2.10.1 USB 隔离模块

JP1、JP2 和 JP3 用于在高压应用中实现该器件和所连 USB 之间的隔离。JP1 将 USB 区域的 GND 与 PromoteBoard-BY320RV0025 的 MCU 区域分隔开来。JP2 分隔 3.3V，而 JP3 分隔5V。默认情况下，所有三个跳线均会进行短接，电源由所连接的 USB 提供，也就是说 USB 并不与 MCU 区域分隔开来。如果需要电源隔离，请将 JP1、JP2 和 JP3 上的分流器拆下。在该配置中，3.3V 电源必须连接到 MCU 区域以为 BY320RV0025 MCU 以及其他板载电路供电。一些应用可能不需要向 MCU 区域提供 5V 电源。在已拆下 JP3 的隔离式电源应用中，可选择向 MCU 区域提供 5V 电源。

2.10.2 BoosterPack 站点 2 电源隔离

此开发板上包含 JP8，用来隔离施加于 BoosterPack 站点 2 接头上的 3.3V 和 5V 电压。如果两个 BoosterPack 同时连接到 PromoteBoard-BY320RV0025 并且都为 PromoteBoard-BY320RV0025 供电，则可能需要使用此功能。在这种情况下，可以拆下 JP8 上的分流器以隔离电源，这时两个 BoosterPack 之间无连接。

2.10.3 备用电源

在 BoosterPack 连接器之外还提供了其他跳线，用于提供额外的 3.3V 或 5V 外部电源连接。这些跳线可用于为外部电路板供电或通过外部电源来为该 PromoteBoard-BY320RV0025 供电。使用这些连接点时，请确保未连接其他电源。

JP4 和 JP6 用作将 3.3V 电源连接至该 PromoteBoard-BY320RV0025 的额外连接点。

JP5 和 JP7 用作将 5V 电源连接至该 PromoteBoard-BY320RV0025 的额外连接器

2.10.4 升压转换器

JP9 将 LMR62421 Simple Switcher 升压稳压器 (U3) 的输出与 PromoteBoard-BY320RV0025 的 5V 电源域分隔开来。如果未连接其他 5V 电源，此稳压器可将电压从 3.3V 升至 5V。除非 JP3 为开路并且 PromoteBoard-BY320RV0025 未连接其他 5V 电源，否则请勿在 J9 上放置分流器。

2.11 调试接口

PromoteBoard-BY320RV0025 采用 JLINK 调试接口，如下图2-2所示。采购

FC1.27*2.54-20P 转 FC1.27-20P，板载上是 1.27mm 20P 接口。

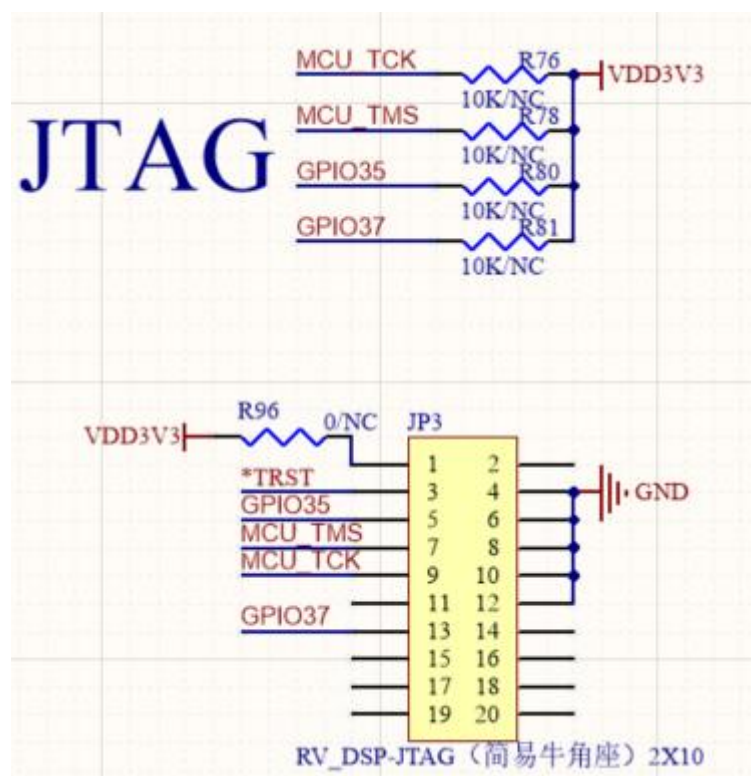


图2-2 JLINK 接口

2.12 SCI 转 USB 模块

板载 SCI 转 USB 模块主要考虑用户可能会用到 C2prog 烧录模式，此模式需要配置启动方式为 SCI，且通过 USB 接口与 BY320RV0025 通信，GPIO28/GPIO29 与 CP2102 模块之间需要增加接头用于功能禁止或使能。

2.13 备选布线

2.13.1 概述

BY320RV0025 MCU 是一款采用小型封装的多用途器件。为了满足 BoosterPack 标准的要求并展示 BY320RV0025 的多功能性，该设计增加了一些复杂性。默认提供的大多数功能均符合 BoosterPack 标准。其他功能通过可添加或删除的开关或静态电阻器来配置。本节介绍了各种备选功能以及如何启用这些功能。请注意，启用某些备选功能时，标准 BoosterPack 功能可能会丢失。开关无法将多项功能连接到同一接头进行配置。

2.13.2 UART 布线

此 PromoteBoard-BY320RV0025 允许将要用于 SCIA UART 的两组引脚之一路由至 CP2102。默认情况下，GPIO28 (SCIA_RX) 和 GPIO29 (SCIA_TX) 路由至 CP2102，而在 BoosterPack 连接器中不可用。此外，GPIO16 (SCIA_TX) 和 GPIO17 (SCIA_RX) 可以路由至 CP2102。当 CP2102 不需要 UART 功能时，这些 GPIO 可以路由至 BoosterPack 连接器以提供 BoosterPack 标准功能。使用板载开关 S2 来选择这些信号对的路由目的地。

表2-3 SCI UART选择表

SEL1 (左)	SEL2 (右)	GPIO28/GPIO29	GPIO16/17
0	0	CP2102	BP接头
0	1	CP2102	NC
1	0	BP接头	BP接头
1	1	BP接头	CP2102

2.13.3 EQEP 布线

PromoteBoard-BY320RV0025 能够通过 BY320RV0025 片上 eQEP 接口连接两个独立的线性或旋转编码器。接头 J12 连接至 eQEP1，而接头 J13 连接至 eQEP2。默认情况下，此连接未处于活动状态，这两个 GPIO 路由至 BoosterPack 连接器。

eQEP 信号通过 TI SN74LV4053A 三路 2 通道模拟多路复用器/多路信号分离器 IC (U11/U14) 进行路由。通过U11/U14 选择 eQEP 信号后，3.3V 信号通过 TI 电平转换器 SN74LVC8T245 (U13) 在连接器处升压至 5V。开关 S5 通过控制 IC 的选择输入来将 eQEP 信号目的地配置为 J12/J13 连接器或 BoosterPack 接头。

表2-4 QEP 选择表

QEP1 SEL (左)	QEP2 SEL (右)	QEP1 (GPIO44/37/43)	QEP2 (GPIO14/25/26)
0	0	J12	J13
0	1	J12	BP接头
1	0	BP接头	J13
1	1	BP接头	BP接头

2.13.4 CAN 布线

PromoteBoard-BY320RV0025 可以通过 J14 连接至 CAN 总线。GPIO32 和 GPIO33 路由至板载 TI SN65HVD234 3.3V CAN 收发器 U15。将 S4 设置为关（导通），以将 GPIO32 和 GPIO33 路由至收发器。如果将 S4 设为开（关断），这两个 GPIO 会路由至 BoosterPack 连接器。

2.13.5 FSI 布线

一组具有可用 FSI 功能的 GPIO 直接与两个 BoosterPack 连接器以及 FSI 接头 J11 相连。为了简化 PromoteBoard-BY320RV0025 的布局，专门在信号路径中放置 $0\ \Omega$ 电阻器，以从电路中去掉 BoosterPack 连接。表 2-5 列出了这些 GPIO、电阻器以及 FSI 信号之间的映射。

表2-5 FSI 与 BoosterPack 隔离电阻器的关系

GPIO	电阻器	FSI信号
GPIO46	R54	FSITXA_D1
GPIO6	R49	FSITXA_D0
GPIO7	R45	FSITXA_CLK
GPIO41	R55	FSIRXA_D1
GPIO12	R50	FSIRXA_D0
GPIO13	R44	FSIRXA_CLK

2.13.6 X1/X2 布线

BY320RV0025 晶体振荡器输出信号 X2 与 GPIO18 进行多路复用，而晶体振荡器输入 X1 与 GPIO19 进行多路复用。默认情况下，PromoteBoard-BY320RV0025 采用板载晶体振荡器 Y2 作为片上锁相环 (PLL) 的时钟源，该锁相环需要 MCU 的 X1 和 X2 信号。若要满足具有干净路由的振荡器信号与将所有可能的 GPIO 连接到 BoosterPack 连接器这两个要求，可以通过 $0\ \Omega$ 电阻器将 GPIO18/X2 和 GPIO19/X1 路由至 BoosterPack 连接器。如果需要在 BoosterPack 连接器处使用 GPIO18 或 GPIO19，则必须将片上零引脚振荡器用作片上 PLL 的时钟源。

如果在 BoosterPack 连接器处需要用到 GPIO18 功能：

1. 拆下 R32 以将 GPIO18 与 Y2 分隔开来。
2. 填充 R36 以将 GPIO18 连接至 BoosterPack 连接器

如果在 BoosterPack 连接器处需要用到 GPIO19 功能：

1. 拆下 R33 以将 GPIO19 与 Y2 分隔开来。
2. 填充 R37 以将 GPIO19 连接至 BoosterPack 连接器

2.13.7 PWM DAC 布线

该 PromoteBoard-BY320RV0025 使用 GPIO22 (BP 引脚 30) 和 GPIO23 (BP 引脚 70) 缓冲输出并通过 U10 在 BoosterPack 接头处提供两个 PWM DAC 信号。

PWM DAC 信号的预期用途是将 F28002x 器件的 PWM 用作数模转换器(DAC)。此方法涉及对 PWM 信号进行低通滤波来去除其高频分量，理想情况下仅保留直流分量。

默认情况下，GPIO22 和 GPIO23 通过 PWM DAC 输出端的 0Ω 电阻器 R42 和 R43 连接至 U10 双路缓冲器。可以根据需要将这些电阻器拆下以将信号与 U10 和 PWM DAC 引脚断开。

2.13.8 其他GPIO

默认情况下，GPIO39 路由至 BoosterPack 接头 J8/J6 的引脚 53。此外，通过填充 0Ω 电阻器 R69，可将 GPIO39 路由至 BoosterPack 接头 J4/J2 的引脚 32。然后，如果需要，可以拆下 R71 以将信号与 J8/J6 接头隔离。

3 软件开发

3.1 软件工具

CodeCanvas 是针对中科本原公司 RV 系列处理器的简单易用集成开发环境(IDE)。该IDE无需安装，解压即用，支持汇编、C/C++ 语言的编辑、编译与调试，配套完整工具链、优化函数库、外设驱动插件与开发例程，操作直观易上手。

3.2 软件使用

- 1.打开 CodeCanvas.exe，选择工作空间路径并进入主界面。
- 2.新建工程：File-New-Project-CCProject，选择芯片型号 BY320RV0025，填写工程名，选择空工程或带驱动库模板（勾选 with driver support），完成工程创建。
- 3.工程文件配置：添加.c/.h 源码、ld 链接脚本、驱动库文件，按需修改编译选项、头文件路径。
- 4.编译构建工程：点击 Build 按钮，查看控制台报错，修正语法、路径等问题。
- 5.硬件连接：电脑 USB 接口接入 JLINK 仿真器,软件 Debug 配置保持默认 JTAG 参数无需改动。
- 6.下载调试：连接目标芯片，加载程序至 RAM/Flash，开启断点、变量观测在线调试。

4 电路板设计

4.1 原理图

本节包含 PromoteBoard-BY320RV0025 的完整原理图，如下图所示。

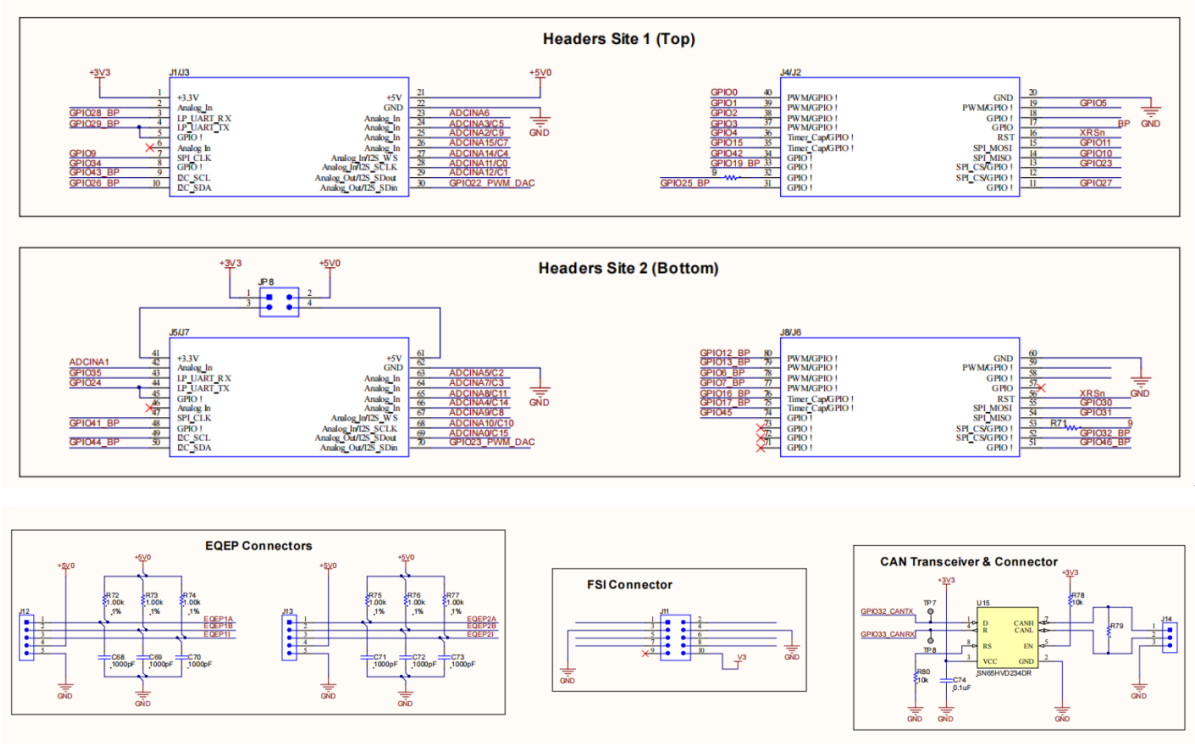


图4-1.PromoteBoard-BY320RV0025_Connectors.SchDoc

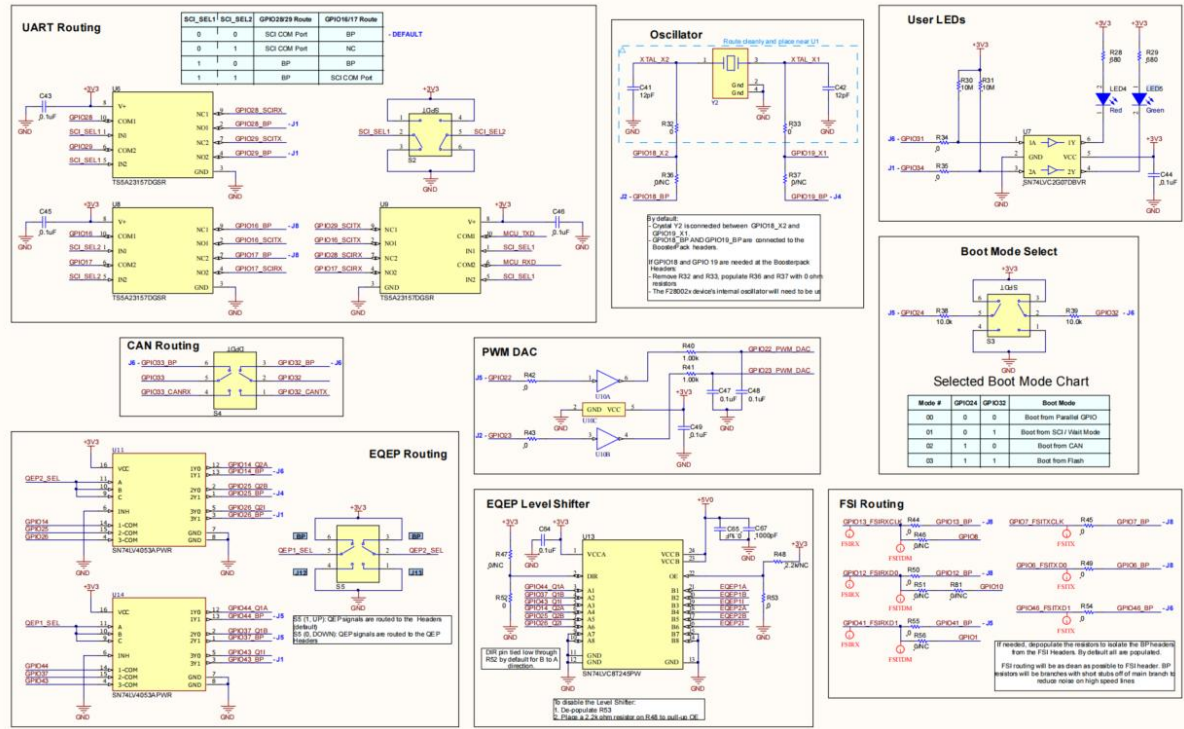


图4-2.PromoteBoard-BY320RV0025_AltRouting_Misc.SchDoc

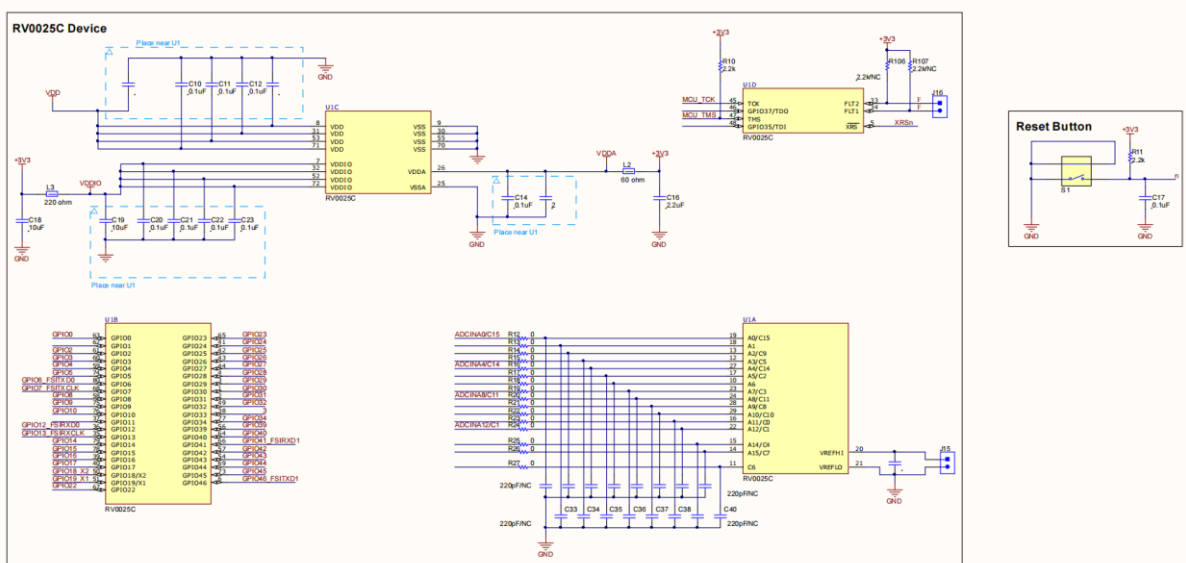


图4-3.PromoteBoard-BY320RV0025_Device.SchDoc

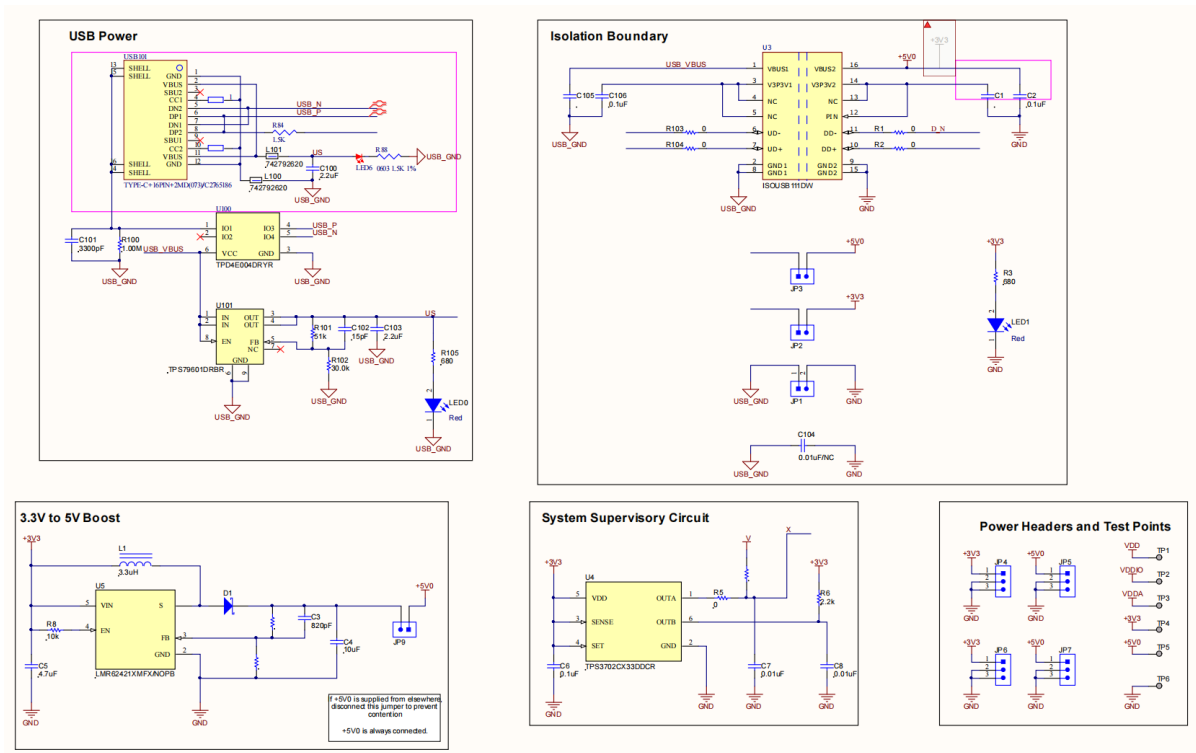


图4-4.PromoteBoard-BY320RV0025_Power.SchDoc

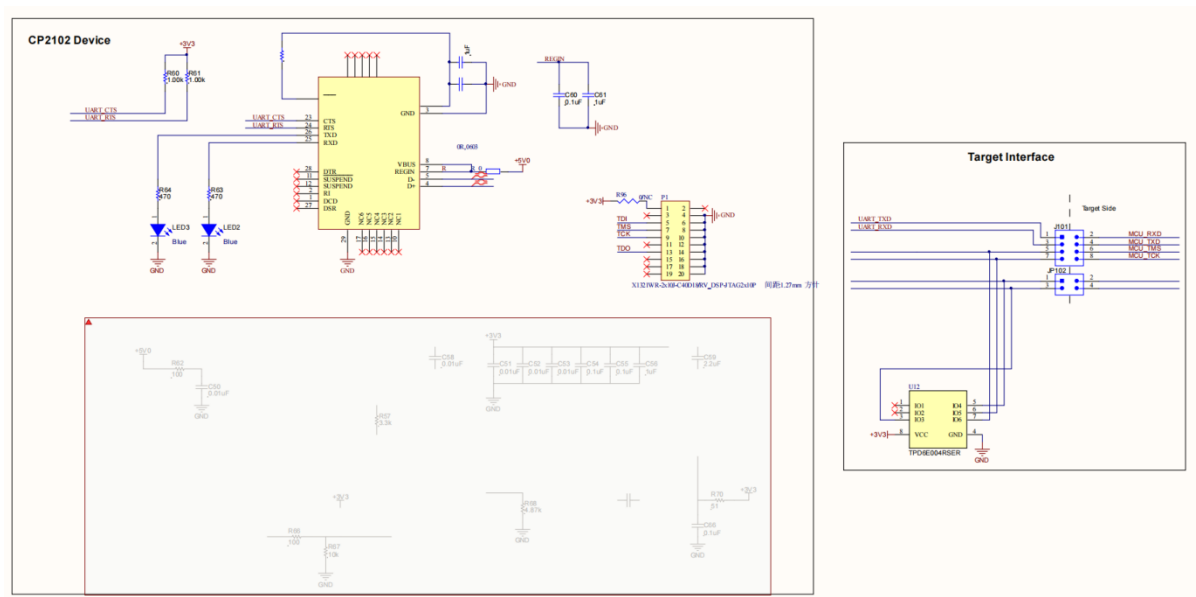


图4-5.PromoteBoard-BY320RV0025_JTAG_SCI_Download.SchDoc

4.2 PCB布局

以下为 PromoteBoard-BY320RV0025 的布局源文件。

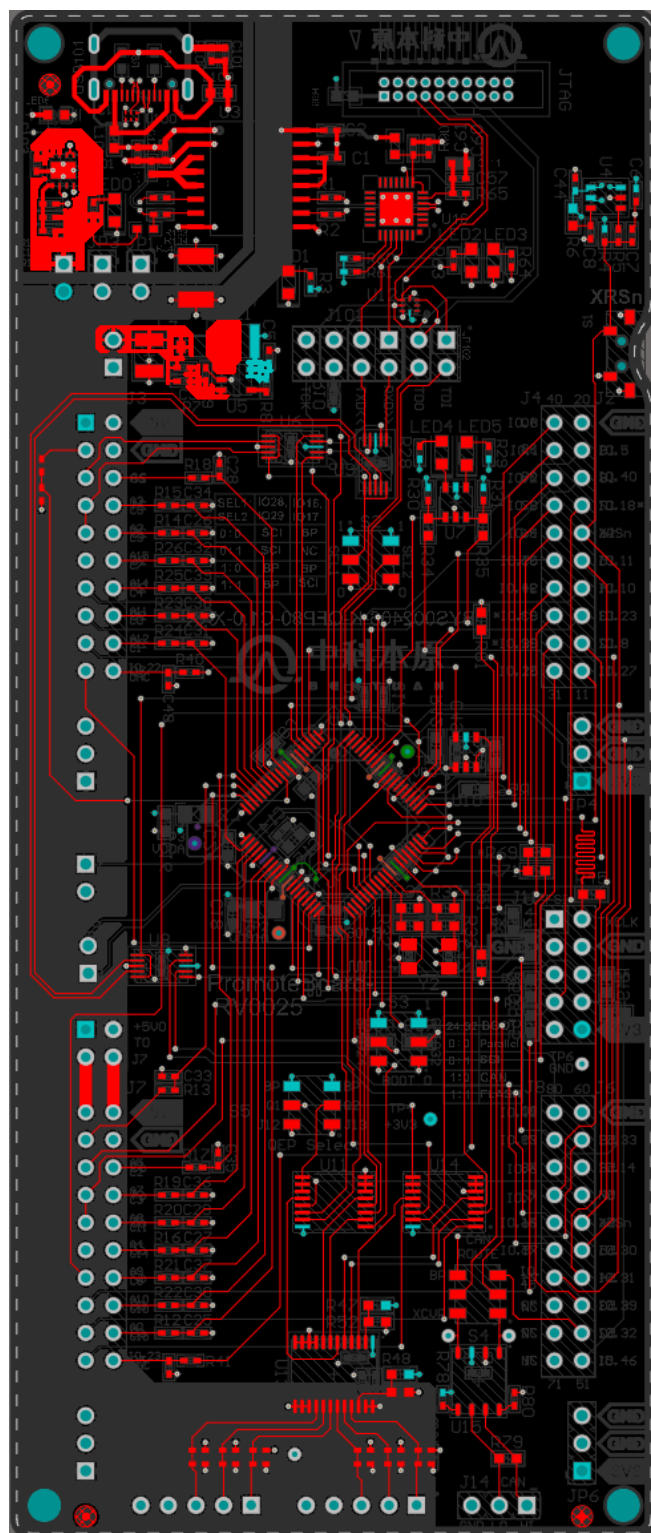


图4-6 PromoteBoard-BY320RV0025 顶部信号-第1层

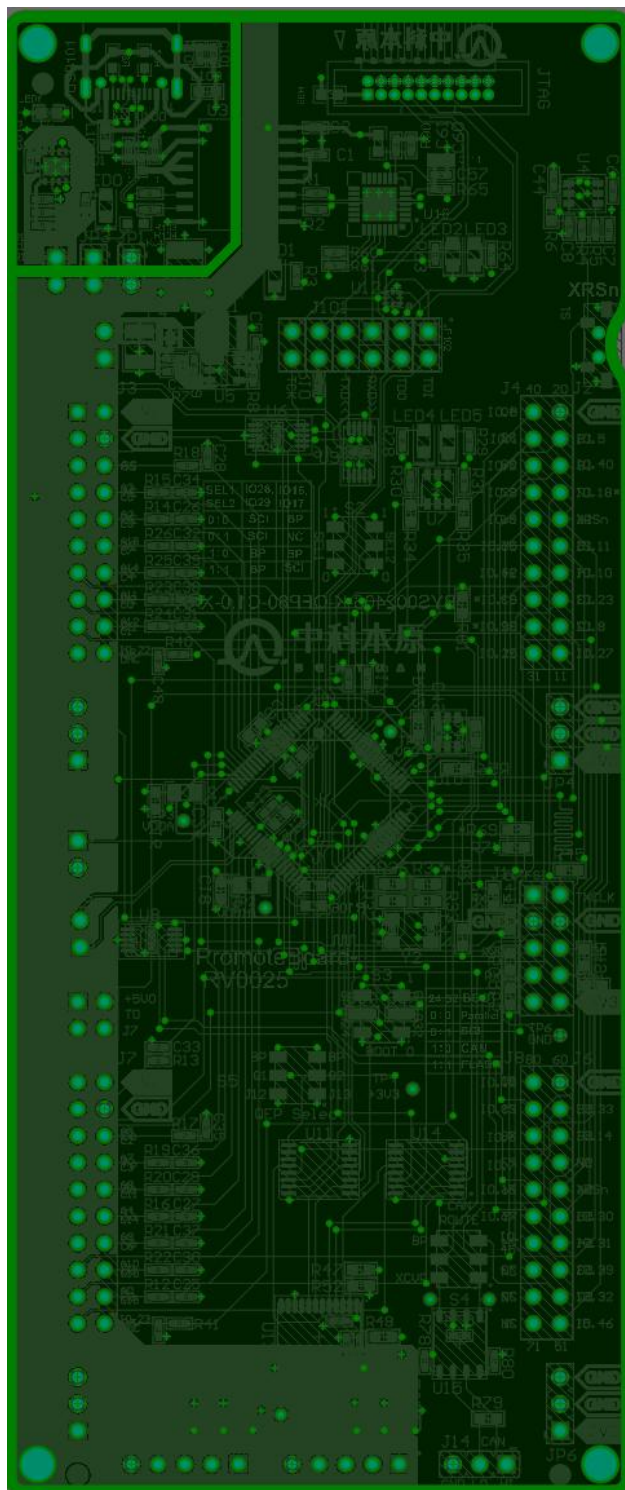


图4-7 PromoteBoard-BY320RV0025 GND-第2层

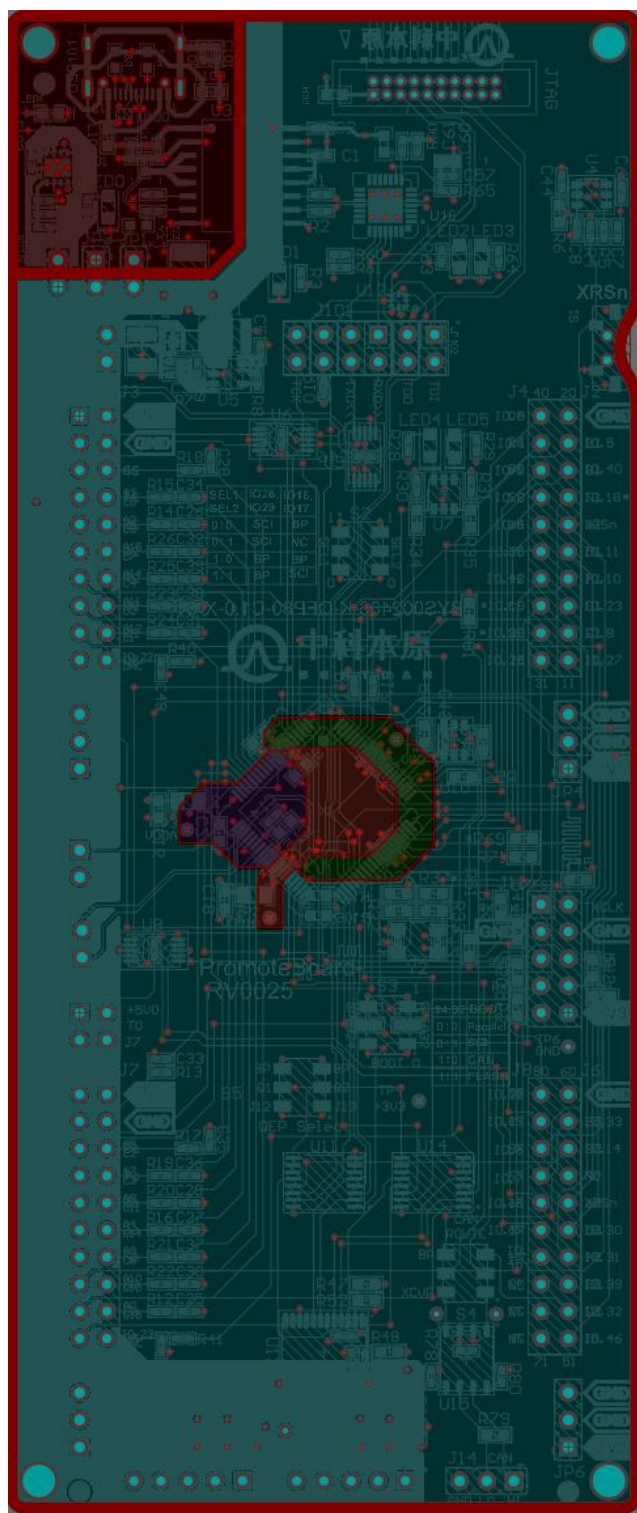


图4-8 PromoteBoard-BY320RV0025 PWR-第3层

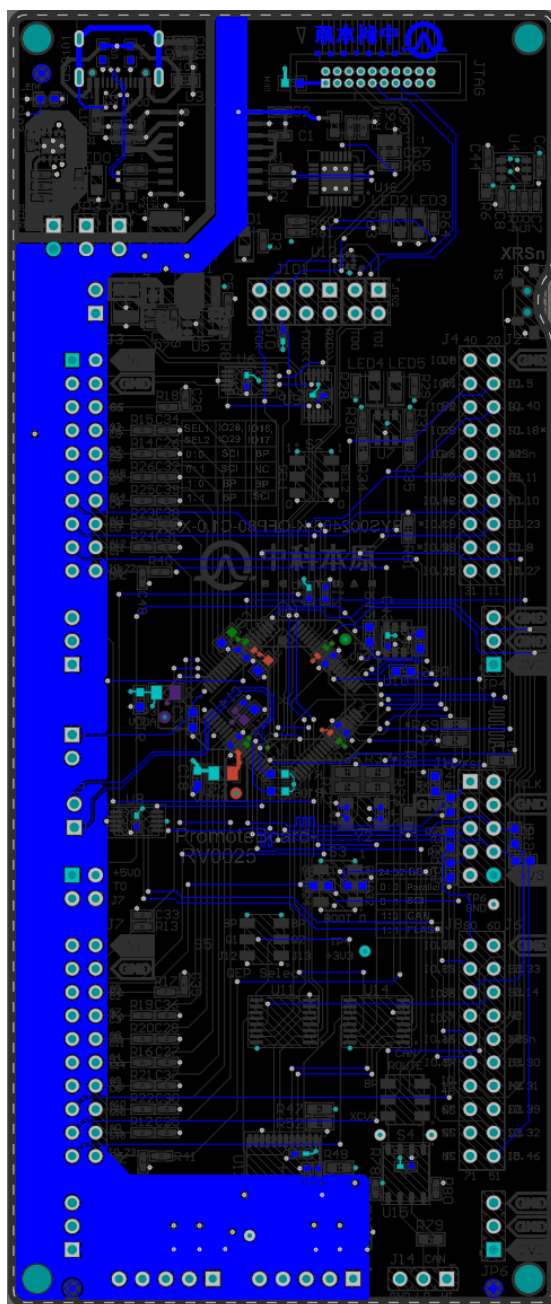


图4-9 PromoteBoard-BY320RV0025 底部信号-第4层

5 修订历史纪录

版本号	时间	内容
V1.0	2026-06-30	首次发布